

## 公開実用平成 2-85473

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U)

平2-85473

⑬ Int. Cl.<sup>8</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)7月4日

G 09 F 8/00  
G 02 F 1/1345  
G 09 F 9/003 4 6 C 6422-5C  
3 4 6 E 7370-2H  
3 4 8 P 6422-5C  
6422-5C

審査請求 未請求 請求項の数 2 (全 頁)

⑮ 考案の名称 液晶表示パネル

⑯ 実 願 昭63-164569

⑰ 出 願 昭63(1988)12月19日

⑱ 考 案 者 森 永 健 一

大阪府八尾市北久宝寺1丁目4番33号 星電器製造株式会社内

⑲ 考 案 者 善 才 英 昭

大阪府八尾市北久宝寺1丁目4番33号 星電器製造株式会社内

⑳ 出 願 人 星電器製造株式会社

大阪府八尾市北久宝寺1丁目4番33号

㉑ 代 理 人 弁理士 草 野 卓

BEST AVAILABLE COPY

## 明 細 書

## 1. 考案の名称

液晶表示パネル

## 2. 実用新案登録請求の範囲

- (1) 液晶表示素子と、TAB（テープ・オート・マ  
イテッド・ボンディング）基板と、プリント基  
板と、布線用FPC（フレキシブル・プリント  
回路）とより成る液晶表示パネルであって、

上記TAB基板は、上記液晶表示素子を駆動  
するための半導体ICチップをTABにより小  
形基板に実装したものであり、

上記プリント基板は、上記TAB基板を複数  
個実装したものであり、

上記布線用FPCは、上記液晶表示素子の外  
部接続用電極と上記プリント基板の接続端子と  
を接続するものである、

液晶表示パネル。

- (2) 上記プリント基板はFPCで構成され、かつ  
上記布線用FPCと一体に構成されている請求  
項(1)記載の液晶表示パネル。

(1)

1066

実開2- 85473

## 公開実用平成 2—85473

## 3. 考案の詳細な説明

## 「産業上の利用分野」

この考案はT A B基板（小形基板に液晶表示パネルを駆動するためのI CチップをT A Bにより取り付けしたもの）を実装した液晶表示パネルの実装技術の改良に関する。

## 「従来の技術」

例えばアクティブ液晶表示パネルに使用する液晶表示素子（以下L C Dという）1では、第3図に示すように、ガラスのような透明基板11及び12が近接対向して設けられ、その周縁部にスペーサ13が介在され、これら透明基板11、12間に液晶14が封入されている。一方の透明基板11の内面に画素電極15の複数が行列に配列形成され、これら各画素電極15に接してそれぞれスイッチング素子として薄膜トランジスタ16が形成され、その薄膜トランジスタ16のドレインは画素電極15に接続されている。これら複数の画素電極15と対向して他方の透明基板12の内面に透明な共通電極17がほぼ全面に形成されて

(2)

1067

いる。

ほと正方形の画素電極 1 5 は第 4 図に示すように透明基板 1 1 上に行及び列に近接配列されており、画素電極 1 5 の各行配列と近接し、かつこれに沿ってそれぞれゲートバス  $X_1, X_2, \dots$  が形成され、また画素電極 1 5 の各列配列と近接してそれに沿ってソースバス  $Y_1, Y_2, \dots$  が形成されている。これら各ゲートバス  $X_i$  ( $i = 1, 2, \dots$ ) 及びソースバス  $Y_j$  ( $j = 1, 2, \dots$ ) の交差点において薄膜トランジスタ 1 6 が設けられ、各薄膜トランジスタ 1 6 の各ゲートは両バスの交差点位置においてゲートバス  $X_i$  に接続され、各ソースはソースバス  $Y_j$  にそれぞれ接続され、更に各ドレインは画素電極 1 5 に接続されている。

これらゲートバス  $X_i$  とソースバス  $Y_j$  との各一つを選択してそれら間に電圧を印加し、その電圧が印加された薄膜トランジスタ 1 6 のみが導通し、その導通した薄膜トランジスタ 1 6 のドレインに接続された画素電極 1 5 に電荷を蓄積して、液晶 1 4 中のその画素電極 1 5 と共通電極 1 7 との間

## 公開実用平成 2—85473

の部分にのみ電圧を印加し、これによってその画素電極 15 の部分のみが光透明、あるいは光不透明となることによって選択的に表示が行われる。この画素電極 15 に蓄積した電荷を放電させることによってその表示を消去させることができる。

第 5 図に示すように、ゲートバス  $X_1 \sim X_n$  及びソースバス  $Y_1 \sim Y_m$  を駆動するためにそれぞれゲートバス駆動回路 21 及びソースバス駆動回路 22 が設けられる。ソースバス駆動回路 22 から各行の液晶画素に表示すべき信号が一行分ずつ  $T/n$  時間にわたり ( $T = 1/f_F$ ,  $f_F$  はフィールド周波数で、単位時間に表示される画面の枚数に等しく、 $T$  はその周期である。) ソースバス  $Y_1 \sim Y_m$  に一斉に出力される。ゲートバス駆動回路 21 ではソースバス駆動回路 22 によるソースバスの駆動に同期して、ゲートバス駆動信号が  $T/n$  時間ずつ各ゲートバス  $X_1 \sim X_n$  に順次出力される。

ソースバス駆動回路 22 及びゲートバス駆動回路 21 はそれぞれ数個の部分回路に分割され、その各部分回路は IC 化されている。その IC チッ

ブ 3 0 はプリント配線基板に T A B ( Tape Auto-  
mated Bonding ) によって実装されている。その基  
板を T A B 基板と称する。第 6 図に示すように、  
L C D 1 の端縁に沿って複数のソースバス(また  
はゲートバス)駆動用 T A B 基板 3 1 の一端が上  
記バスを延長して作られた外部接続用電極に接続  
され、上記端縁と直交する端縁に沿って複数のゲ  
ートバス(またはソースバス)駆動用 T A B 基板  
3 2 の一端が上記バスを延長して作られた外部接  
続用電極に接続される。T A B 基板 3 1 及び 3 2  
の他端はそれぞれプリント基板 3 3 及び 3 4 の端  
子に半田付けされる。複数の T A B 基板 3 1 及び  
3 2 はそれぞれプリント基板 3 3 及び 3 4 により  
固定されると共に、それらの基板を通じて各種の  
電気信号が入力される。

T A B 基板 3 1 は、第 7 図に示すように矩形状  
のポリイミドフィルム 4 0 上に銅箔パターン 4 1  
が形成され、その銅箔パターン 4 1 上に I C チッ  
プ 3 0 が T A B により実装されている。銅箔パタ  
ーン 4 1 はポリイミドフィルム 4 0 の対向する 2

## 公開実用平成 2—85473

つの端縁まで延長される。ポリイミドフィルム 40 のそれら両端縁に沿ってそれぞれ細長い矩形状の板面が除去されて、窓 4 2 及び 4 3 が形成され、その窓 4 2, 4 3 上を銅箔パターン 4 1 がブリッジしている。なお、IC チップ 3 0 を実装する箇所にも、IC チップの外形と同程度の大きさの窓 4 4 が形成されている。窓 4 3 の幅は窓 4 2 のそれより狭く形成され、第 6 図に示すように T A B 基板 3 1 は窓 4 3 のところで折り曲げられる。窓 4 2 は T A B 基板 3 1 をプリント基板 3 3 の端子に半田付けするために用いられる。その際、銅箔パターン 4 1 側をプリント基板 3 3 の銅箔パターン側と対接させて半田付けすることもできるし（第 8 図 A）、ポリイミドフィルム 4 0 側を対接させて半田付けすることもできる（第 8 図 B）。T A B 基板 3 2 は窓 4 3 がないだけで、他は T A B 基板 3 1 と同様であり、T A B 基板 3 1 を折り曲げない場合に使用される。

「考案が解決しようとする課題」

L C D の T A B 基板と接続すべき電極のピッチ

は、バスの本数、表示素子の大きさなど、一般には表示素子の型式により異なるのが普通である。従って、TAB基板の電極ピッチを各型式のLCDに合わせなければならず、つまり、各型式のLCDにそれぞれ専用のTAB基板が必要となり、TAB基板の種類が増え、そのため多額の開発費が必要となり、不経済であった。

この考案は、外部接続用電極ピッチの異なる種々の型式のLCDに対し共通の標準TAB基板を使用できる経済的な構造の液晶表示パネルを提供しようとするものである。

#### 「課題を解決するための手段」

この考案の液晶表示パネルは、液晶表示素子と、TAB（テープ・オートメイテッド・ボンディング）基板と、プリント基板と、布線用FPC（フレキシブル・プリント回路）とで構成される。

上記TAB基板は、上記液晶表示を駆動するための半導体ICチップをTABにより小形基板に実装したものであり、

上記プリント基板は、上記TAB基板を複数個



## 公開実用平成 2—85473

実装したものであり、

上記布線用 F P C は、上記液晶表示素子の外部接続用電極と上記プリント基板の接続端子とを接続するものである。

上記プリント基板は F P C で構成され、かつ、上記布線用 F P C と一体に構成することもできる。

「実施例」

この考案は標準 T A B 基板を使用し、その電極ピッチと L C D の電極のピッチとの相違を、TAB 基板実装用プリント基板と新しく設ける布線用 F P C (フレキシブル・プリント回路) とにより調整するものである。標準 T A B 基板としては、例えば L C D と接続すべき電極数が 120 本でピッチが 0.3 mm のものが用いられる。以下この考案を第 1 図の実施例に基づき説明する。なお、第 1 図では第 6 図と対応する部分に同じ符号を付してあり、重複説明は省略する。標準 T A B 基板 3 1' 及 3 2' はそれぞれプリント基板 3 3 及び 3 4 に実装され、それらのプリント基板の接続用端子にそれぞれ布線用 F P C 5 1 及び 5 2 の一端が接続され、

それらの他端はそれぞれLCD 1の電極53に接続される。布線用FPC 51, 52は第2図に示すように、ポリイミドフィルム55上に銅箔パターンを形成したものである。

布線用FPC 51, 52とLCD電極53との接続には例えば次の方法が用いられる。第1の方法は、LCD電極53にメッキなどの手段により金属化処理を行い、ニッケル及び金などを積層させ、一方、布線用FPC 51, 52の端子55に半田メッキを施し、これらのLCD電極53にFPC端子55を重ねて、レーザー等の手段で加熱させて半田付けする方法である。

第2の方法は、LCD電極53とFPC端子55との間に第2図に示すように、異方性導電膜56を介在させ、熱及び圧力をかけて接着する方法である。異方性導電膜56においては、接着基材に数 $\mu$ の微小金属粒子57が等間隔で配列されており、熱及び圧力により導電膜56がつぶされて、LCD電極53とFPC端子55とは金属粒子57を介して電氣的に接続されると共に、熱により周

## 公開実用平成 2—85473

図の接着層が溶けて、LCDの透明基板11と布線用FPC51, 52との間が接着される(第2図B)。なお、第2の方法による場合には、LCD電極53は金属化処理しなくてもよい。一方、FPC端子55は金メッキするのが望ましい。

布線用FPC51, 52をそれぞれプリント基板33, 34に接続する場合には、上記第1、第2の方法に準じて行えばよい。また、標準TAB基板31', 32'をそれぞれプリント基板33及び34に実装する際にも、上記第1または第2の方法に準じた方法がとられる。

布線用FPC51, 52の一端の端子55のピッチは接続すべきLCD電極53のピッチに等しく、また、布線用FPCの他端の端子のピッチはプリント基板33または34の端子のピッチに等しく設定される。LCD電極53のピッチと標準TAB基板31', 32'の電極ピッチとの相違をプリント基板33, 34の銅箔パターンで調整してもよいし、布線用FPC51, 52の銅箔パターンで調整してもよい。あるいは両方を併用すると

ともできる。

布線用 F P C は必要に応じ自由に折り曲げることができるため、従来のように T A B 基板に折り曲げ用の窓を特に設ける必要はない。標準 T A B 基板 3 1' , 3 2' はプリント基板 3 3 , 3 4 の表裏いずれかの面、または両方に実装できる。

これまでの説明では L C D はアクティブ L C D であるとしたが、この考案はその場合に限る必要はなく、パッシブ L C D にも同様に適用できることは明らかである。

#### 他の実施例

第 1 図において、プリント基板 3 3 , 3 4 を用いず、F P C 5 1 , 5 2 で代用することもできる。その場合には、F P C の寸法がプリント基板の分だけ大きくされ、その上に標準 T A B 基板 3 1' または 3 2' が実装される。

#### 「考案の効果」

この考案によれば、T A B 基板実装用プリント基板と布線用 F P C とを使用して電極ピッチの異なる種々の型式の L C D に対し、共通の標準 T A B

## 公開実用平成 2—85473

基板を使用することが可能であり、従来のように専用のTAB基板を各型式のLCDごとに用意する必要はなくなり、多額の開発費を節減できる。

FPCは必要に応じ、ほとんどの任意の曲率と角度で自由に曲げることができるので、LCD表示装置を構成する際の実装の自由度が広げられる。

#### 4. 図面の簡単な説明

第1図A及びBはそれぞれこの考案の実施例を示すための要部の斜視図及び側面図、第2図は第1図の液晶表示素子(LCD)1と布線用FPC51、52を異方性導電膜を用いて接続する場合の説明に供するための要部の断面図、第3図は液晶表示素子の一例を示す要部の断面図、第4図は第3図の液晶表示素子の回路図、第5図は第3図の液晶表示素子を用いた液晶表示パネルのブロック系統図、第6図は専用のTAB基板を実装した従来の液晶表示パネルの斜視図、第7図A及びBはそれぞれ第6図のTAB基板31の斜視図及び断面図、第8図は第6図のTAB基板31とプリント基板33との接続状態を示すための要部の断

面図である。

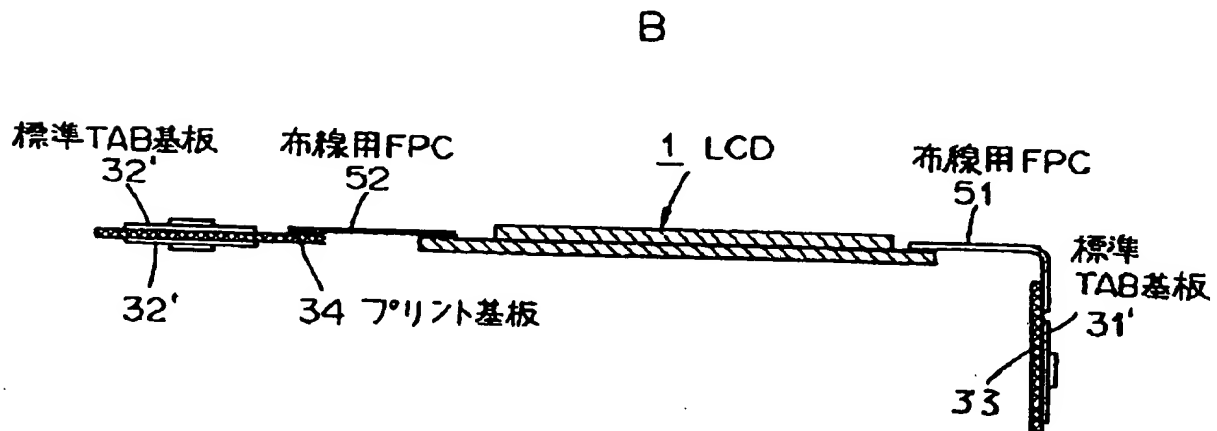
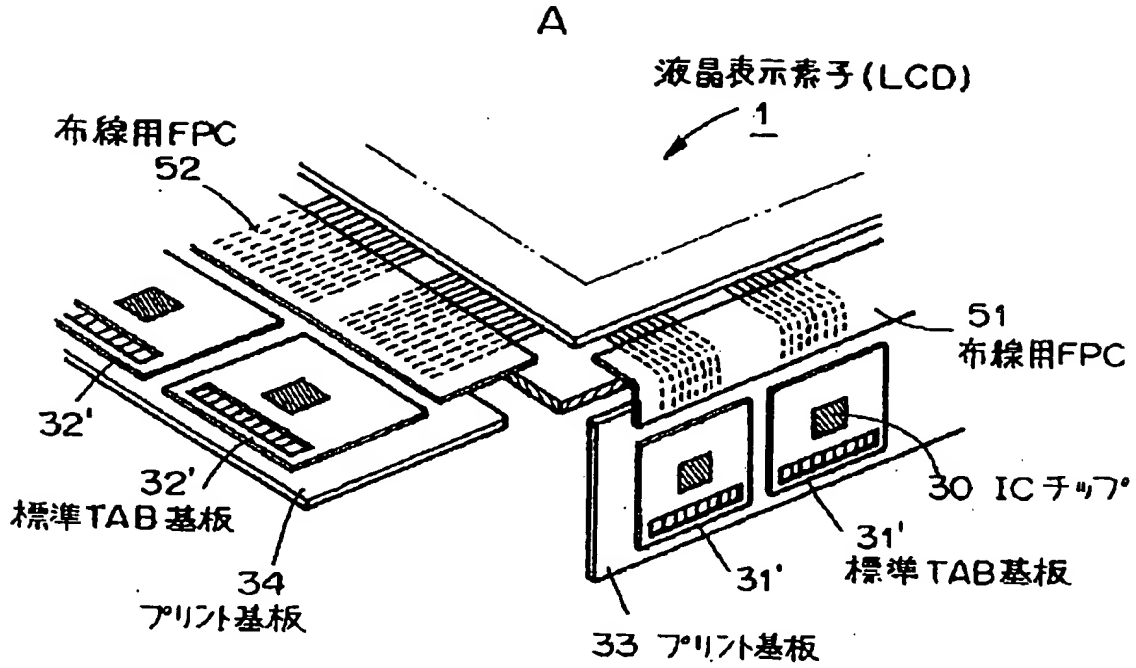
実用新案登録出願人

星電器製造株式会社

代 理 人 草 野 卓

公開実用平成 2-85473

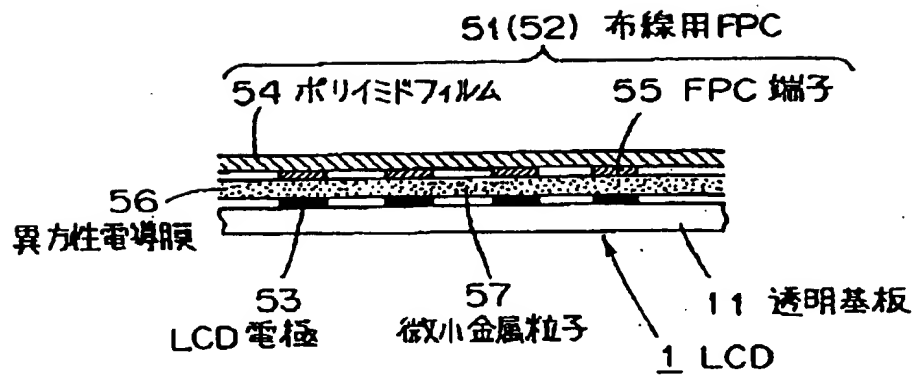
図 1



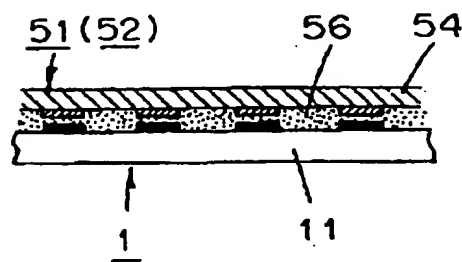
1079

図 2

A



B



1000

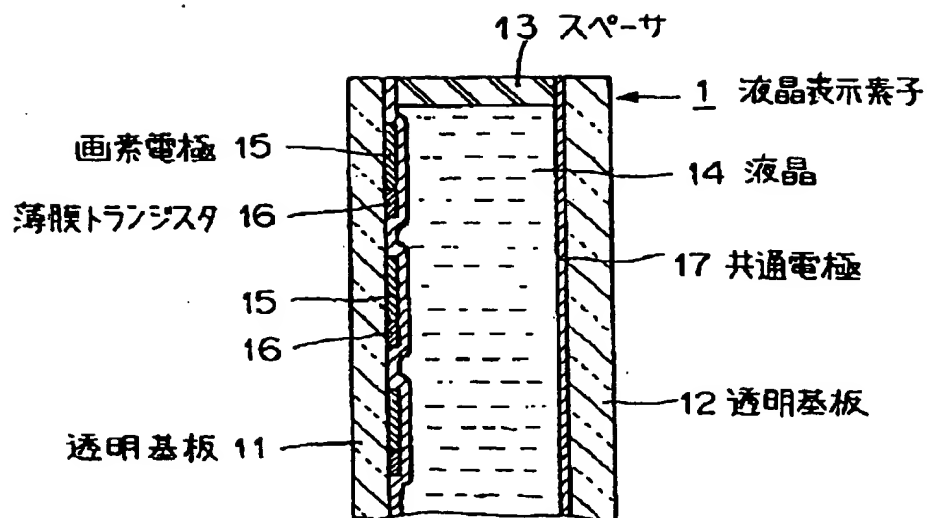
0000

05173



## 公開実用平成 2—85473

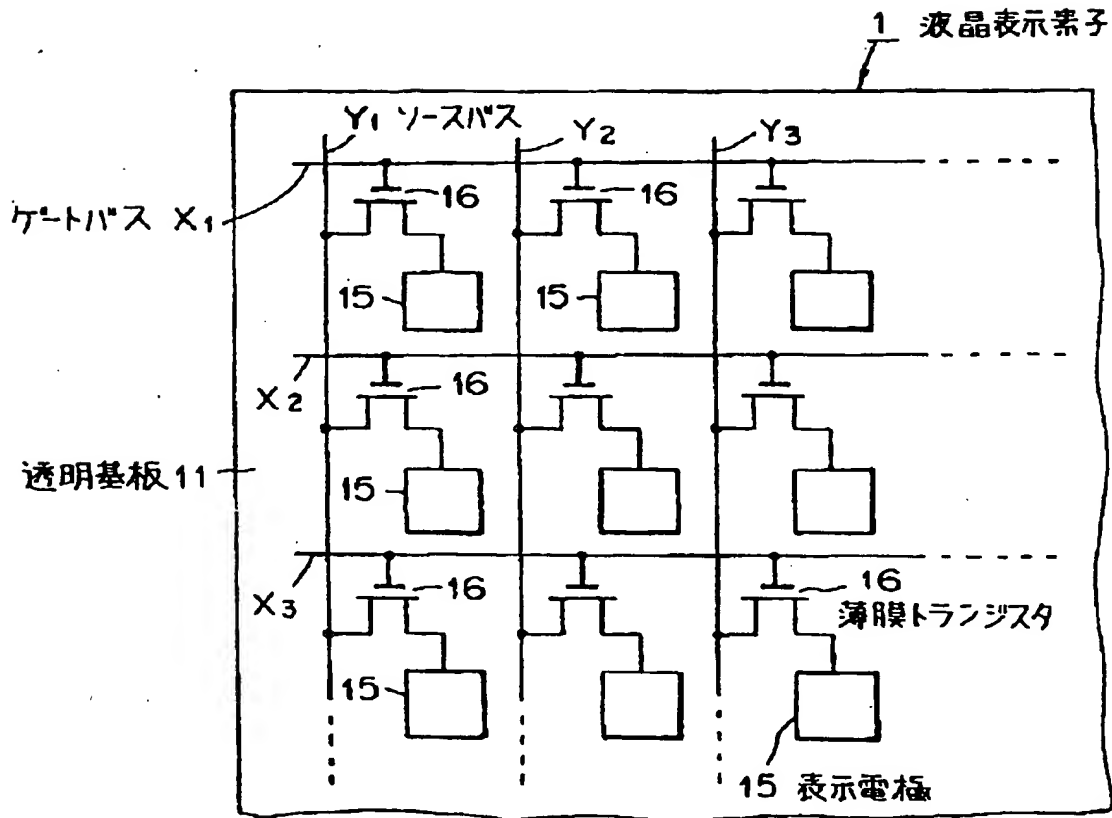
図 3



1031

8132- 85473

図 4

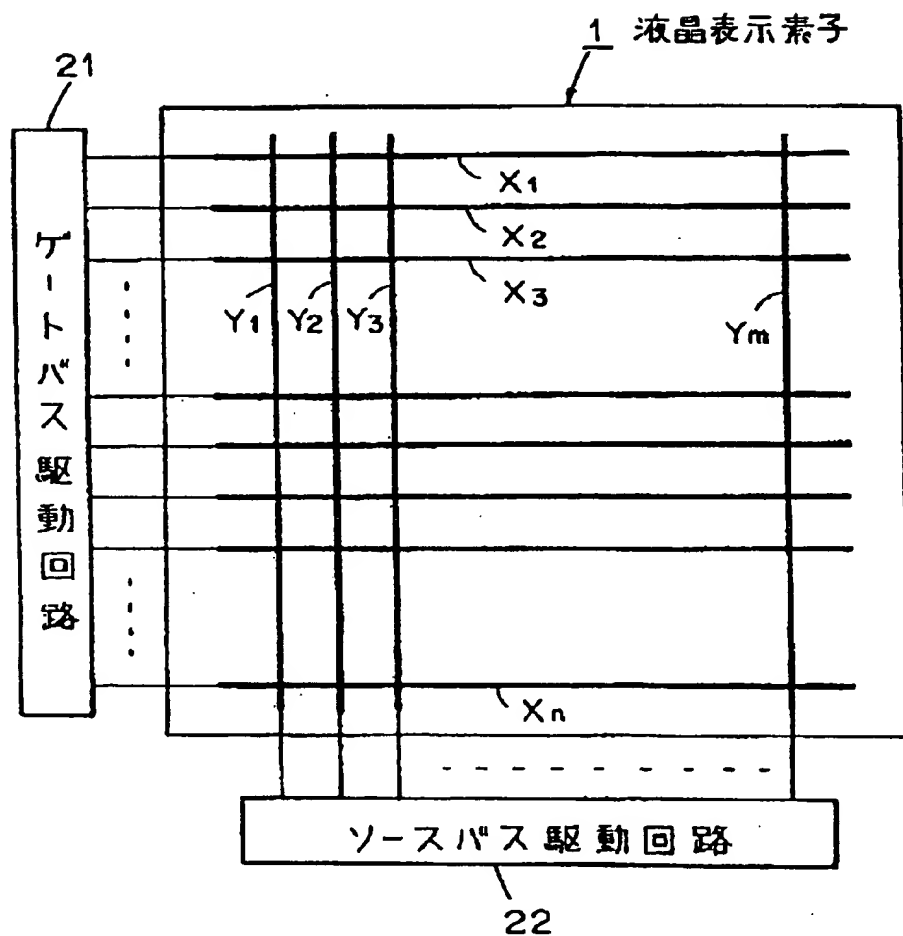


1082

010 - 21172

## 公開実用平成 2-85473

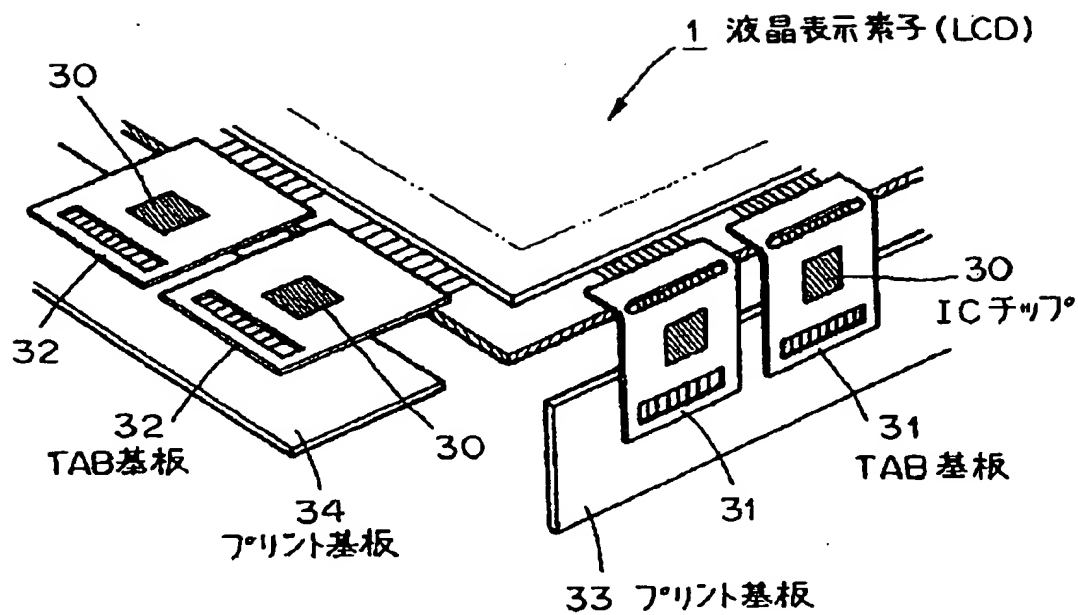
図 5



1093

実開2- 85473

## 図 6

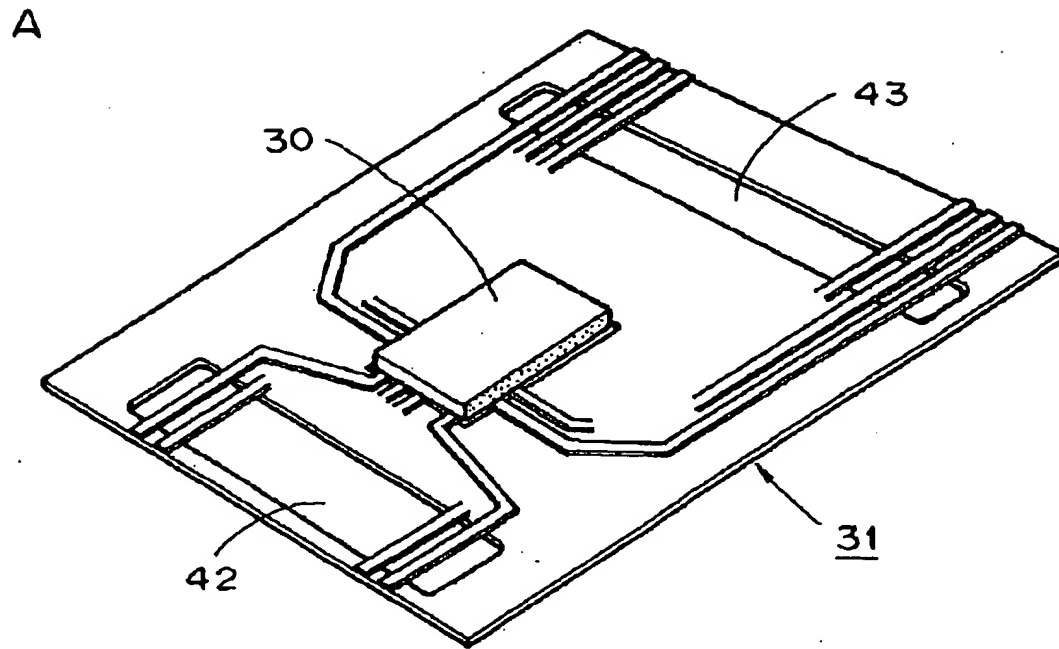


10:06

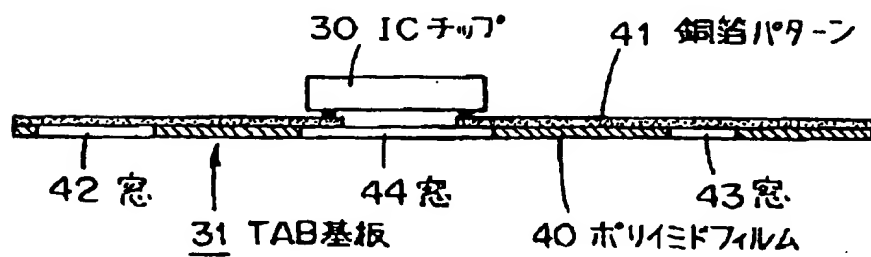
2002 9.17.3

公開実用平成 2-85473

図 7



B

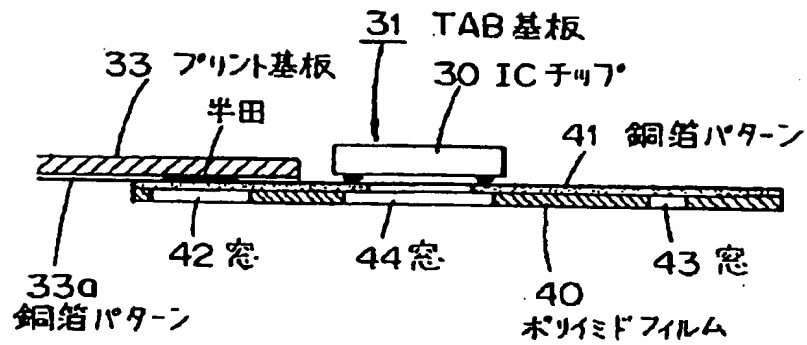


1085

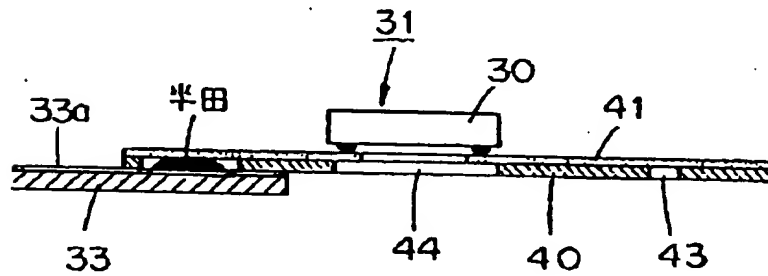
実開 85473

## 図 8

A



B



100%

実開2- 85473

**English Translation of Japanese Utility-Model Application Publication Hei 2-85473**

**(19) Japanese Patent Office (JP)**

**(12) Publication of Unexamined Utility Model Application (U)**

**(11) Japanese Utility Model Laid-Open No.: Hei 2-85473**

**(43) Japanese Utility Model Laid-Open Date: July 4, 1990**

<b>(51) Int. Cl.<sup>5</sup></b>	<b>Identification Symbol</b>	<b>JPO File Number</b>
G09F 9/00	346 C	6422-5C
G09F 1/1345		7370-2H
G09F 9/00	346 E	6422-5C
	348 P	6422-5C

**Request for Examination: Not made**

**Number of Claims: 2 (Pages in Total)**

**(21) Patent Application No.: Sho 63-164569**

**(22) Patent Application Date: December 19, 1988**

**(54) Title of the Device: LIQUID CRYSTAL DISPLAY PANEL**

**(71) Applicant: Hoshiden Manufacturing Corp.**

4-33, Kitakyuhoji 1-Chome, Yao-City, Osaka

**(72) Inventor: Kenichi Morinaga**

c/o Hoshiden Manufacturing Corp.

4-33, Kitakyuhoji 1-Chome, Yao-City, Osaka

**(72) Inventor: Hideaki Zensai**

c/o Hoshiden Manufacturing Corp.

4-33, Kitakyuhoji 1-Chome, Yao-City, Osaka

**(74) Agent: Attorney Suguru Kusano**

## Specification

### 1. Title of the Device

Liquid crystal display panel

### 2. Scope of Claim for Utility Model Registration

#### (1) A liquid crystal display panel comprising:

- a liquid crystal display element;
- a TAB (tape automated bonding) substrate;
- a printed wiring substrate; and
- a wiring FPC (flexible printed circuit),

wherein a semiconductor IC chip for driving the liquid crystal display element is mounted by TAB on a small-sized substrate of the TAB substrate,

a plurality of the TAB substrates is mounted on the printed wiring substrate, and

the wiring FPC connects an electrode for external connection of the liquid crystal display element and a connecting terminal of the printed wiring substrate.

(2) The liquid crystal display panel according to claim (1), wherein the printed wiring substrate is composed of an FPC and integrally composed of the wiring FPC.

### 3. Detailed Description of the Device

#### [Industrial Field of the Device]

This device relates to an improvement of a mounting technique of a liquid crystal display panel on which a TAB substrate (a small-sized substrate to which an IC chip for driving a liquid crystal display panel is attached by TAB) is mounted.

#### [Prior Art]

For example in a liquid crystal display element (hereinafter, an LCD) used for an active liquid crystal display panel, as shown in FIG. 3, transparent substrates 11 and 12 like glass are provided to be closely in contact with and opposed to each other. A spacer 13 is sandwiched in a periphery portion, and a liquid crystal 14 is sealed between these transparent substrates 11 and 12. A plurality of pixel electrodes 15 is arranged in rows inside the one transparent substrate 11, each thin film transistor 16 is formed as a switching element to be in contact with each pixel electrode 15, and the drain of the thin film transistor 16 is connected to the pixel electrodes 15. A transparent common electrode 17 is almost entirely formed on an inner surface of the other transparent substrate 12 to be opposed to the plurality of pixel electrodes 15.

As shown in FIG. 4, pixel electrodes 15 like a square are disposed on a



transparent substrate 11 in columns and rows to be closely in contact with each other, is closely in contact with each row disposition of the pixel electrodes 15, each gate bus  $X_1, X_2, \dots$  is formed along therewith, and closely in contact with each column disposition of the pixel electrodes 15 and each source bus  $Y_1, Y_2, \dots$  is formed along therewith. A thin film transistor 16 is provided at the intersection of each gate bus  $X_i$  ( $i=1, 2, \dots$ ) and source bus  $Y_j$  ( $j=1, 2, \dots$ ). Each gate of each thin film transistor 16 is connected to the gate bus  $X_i$  in the position of the intersection of the both buses, each source is connected to the source bus  $Y_j$ , respectively, and further, each drain is connected to the pixel electrodes 15.

Each one of these, the gate bus  $X_i$  and the source bus  $Y_j$ , are selected and voltage is applied therebetween. Only the thin film transistor 16 to which the voltage is applied is conducted, and an electric charge is stored in the pixel electrodes 15 connected to the drain of the conducted thin film transistor 16. Voltage is applied only to the part between the pixel electrodes 15 and the common electrode 17 in the liquid crystal 14. Accordingly, only the part of the pixel electrodes 15 becomes light transmitting or not light transmitting, thereby selectively carrying out display. The display can be erased by discharging an electric charge stored in these pixel electrodes 15.

As shown in FIG 5, a gate bus driver circuit 21 and a source bus driver circuit 22 are provided for driving gate buses  $X_1$  to  $X_n$  and source buses  $Y_1$  to  $Y_m$ , respectively. A signal of each row to be displayed on a liquid crystal pixel is outputted all at once from the source bus driver circuit 22 to the source buses  $Y_1$  to  $Y_m$  per one row within a  $T/n$  hour ( $T=1/f_F$ ,  $f_F$  is a field frequency, which is equal to the number of a screen displayed in an unit of time, and  $T$  is the cycle). A gate bus driving signal is sequentially outputted to each gate bus  $X_1$  to  $X_n$  per  $T/n$  hour in the gate bus driver circuit 21 by being synchronized with the source bus driving by the source bus driver circuit 22.

Each source bus driver circuit 22 and gate bus driver circuit 21 is divided into a plurality of partial circuits, and each partial circuit is made into an IC. An IC chip 30 thereof is mounted on a printed wiring substrate by TAB (Tape Automated Bonding). The substrate is referred to as a TAB substrate. As shown in FIG 6, one edge of a TAB substrate 31 for driving a plurality of source buses (or gate buses) is connected to an electrode for external connection formed by extending the bus along an edge of an LCD 1. One edge of a TAB substrate 32 for driving a plurality of gate buses (or source buses) is connected to an electrode for external connection formed by extending the bus

along an edge intersecting with the edge. Other edges of the TAB substrates 31 and 32 are soldered to terminals of printed wiring substrates 33 and 34, respectively. A plurality of TAB substrates 31 and 32 is fixed by the printed wiring substrates 33 and 34, respectively, and further, various kinds of electrical signals are inputted through these substrates.

As shown in FIG 7, a copper foil pattern 41 is formed on a rectangular polyimide film 40 of a TAB substrate 31, and the IC chip 30 is mounted on the copper foil pattern 41 by TAB. The copper foil pattern 41 is extended up to two edges opposed to the polyimide film 40. Each long and thin rectangular plate surface is removed along the both edges of the polyimide film 40, windows 42 and 43 are formed, and the copper foil pattern 41 makes bridge on the windows 42 and 43. Note that a window 44 as large as an exterior of the IC chip is also formed in the place where the IC chip 30 is mounted. The width of the window 43 is formed narrower than that of the window 42, and as shown in FIG 6, the TAB substrate 31 is bended at the window 43. The window 42 is used to solder the TAB substrate 31 to the terminal of the printed wiring substrate 33. At that time, the side of the copper foil pattern 41 can be soldered by being in contact opposed to the copper foil pattern side of the printed wiring substrate 33 (FIG 8A) or can be soldered also by being in contact opposed to the side of the polyimide film 40 (FIG 8B). The TAB substrate 32 is as same as the TAB substrate 31 except that it does not have the window 43, and it is used when the TAB substrate 31 is not bended.

[Problem to be Solved by the Device]

A pitch of an electrode to be connected to a TAB substrate of an LCD generally differs depending on a type of a display element such as the number of buses or a size of the display element. Therefore, an electrode pitch of the TAB substrate needs to be accorded with an LCD of each type. In other words, an LCD of each type needs a TAB substrate special to each and a kind of a TAB substrate increases; therefore, a great amount of a development cost is necessary and it is not economical.

This device is to provide a liquid crystal display panel having an economical structure in which a common standard TAB substrate can be used for various kinds of LCDs having different pitch of an electrode for external connection.

[Means for Solving the Problem]

A liquid crystal display panel of this device comprises: a liquid crystal display element; a TAB (tape automated bonding) substrate; a printed wiring substrate; and a wiring FPC (flexible printed circuit).

A semiconductor IC chip for driving the liquid crystal display [sic] is mounted by

TAB on a small-sized substrate of the TAB substrate, a plurality of the TAB substrates is mounted on the printed wiring substrate, and the wiring FPC connects an electrode for external connection of the liquid crystal display element and a connecting terminal of the printed wiring substrate.

The printed wiring substrate is composed of an FPC and integrally composed of the wiring FPC.

[Embodiment]

A standard TAB substrate is used in this device, and difference between the electrode pitch and an electrode pitch of an LCD is adjusted by a printed wiring substrate for mounting a TAB substrate and a wiring FPC (flexible printed circuit) to be newly provided. As a standard TAB substrate, for example, an object of which number of electrodes to be connected to an LCD is 120 and a pitch thereof is 0.3 mm is used. Hereinafter, this device is described with reference to an embodiment of FIG. 1. In FIG. 1, the same reference numerals are given for the parts corresponding to FIG. 6, and the explanation to be overlapped will not be repeated. Standard TAB substrates 31' and 32' are mounted on printed wiring substrates 33 and 34, respectively. One ends of wiring FPCs 51 and 52 are each connected to connecting terminals of these printed wiring substrates, and the other ends are each connected to an electrode 53 of an LCD 1. As shown in FIG. 2, the wiring FPCs 51 and 52 are formed by forming a copper foil pattern on a polyimide film 55 [sic].

For example, the following methods are used for connection of the wiring FPCs 51 and 52 and the electrode 53. In the first method, metalizing treatment is carried out on the LCD electrode 53 by means such as plating to laminate nickel, metal, and the like. On the other hand, there is a method in which solder plating is carried out on a terminal 55 of the wiring FPCs 51 and 52, and these LCD electrodes 53 are overlapped with the FPC terminal 55 to be soldered by heating by means such as a laser.

In the second method, as shown in FIG. 2, an anisotropic conductive film 56 is sandwiched between the LCD electrode 53 and the FPC terminal 55 to adhere by applying heat and pressure. Minute metal particles 57 of some  $\mu$  are disposed with an equal space in an adhesive base material of the anisotropic conductive film 56. The conductive film 56 is squashed by heat and pressure, and the LCD electrode 53 and the FPC terminal 55 are electrically connected by sandwiching the metal particles 57 therebetween. In addition, the surrounding adhesive layer is melted by heat, and thus, adhesion is made between a transparent substrate 11 of the LCD and the wiring FPCs 51 and 52 (FIG. 2B). When the second method is adopted, metalizing treatment may not

be carried out on the LCD electrode 53. On the other hand, gold plating is preferable to be carried out on the FPC terminal 55.

In the case of connecting the wiring FPCs 51 and 52 to the printed wiring substrates 33 and 34, respectively, it may be carried out based on the above-mentioned first and second methods. In addition, a method based on the above-mentioned first and second methods is adopted also in mounting the standard TAB substrates 31' and 32' on the printed wiring substrates 33 and 34, respectively.

The pitch of the terminal 55 at the one end of the wiring FPCs 51 and 52 is equal to the pitch of the LCD electrode 53 to be connected, and the terminal pitch of the other end of the wiring FPC is provided to be equal to the pitch of the terminal of the printed wiring substrate 33 or 34. The difference between the pitch of the LCD electrode 53 and the electrode pitch of the standard TAB substrates 31' and 32' may be adjusted by a copper foil pattern of the printed wiring substrates 33 and 34 or may be adjusted by the copper foil pattern of the wiring FPCs 51 and 52. Alternatively, both can be jointly used.

Since the wiring FPC can be freely bended if necessary, it is not necessary to specifically provide a TAB substrate with a bending window like the conventional one. The standard TAB substrates 31' and 32' can be mounted on either or both sides of the printed wiring substrates 33 and 34.

The LCD with the above-mentioned explanation is an active LCD; however, this device is not limited thereto. Apparently, it can be applied to a passive LCD as well.

#### Other Embodiment

In FIG. 1, FPCs 51 and 52 can be substituted without using printed wiring substrates 33 and 34. In that case, the dimension of the FPCs is enlarged by that of the printed wiring substrates and a standard TAB substrate 31' or 32' is mounted thereon.

#### [Effect of the Device]

According to this device, it is possible to use a common standard TAB substrate for various types of the LCDs having different electrode pitches by using a printed wiring substrate for mounting TAB substrate and a wiring FPC. It is not necessary to prepare a TAB substrate special to each per each type LCD and a great amount of a development cost can be saved.

If necessary, the FPC can be freely bended with an approximately optional curvature and angle; therefore, a degree of freedom of mounting in constituting an LCD display device can be expanded.

#### 4. Brief Description of the Drawings

FIGS. 1A and 1B each are a perspective view and a side view of a substantial part to show embodiment of this device. FIG 2 is a cross-sectional view of a substantial part to explain the case of connecting a liquid crystal display element (LCD) 1 and wiring FPCs 51 and 52 of FIG. 1 by using an anisotropic conductive film. FIG. 3 is a cross-sectional view of a substantial part showing one example of a liquid crystal display element. FIG. 4 is a circuit diagram of the liquid crystal display element of FIG. 3. FIG. 5 is a block flow diagram of a liquid crystal display panel using the liquid crystal display element of FIG. 3. FIG. 6 is a perspective view of a conventional liquid crystal display panel on which a special TAB substrate is mounted. FIGS. 7A and 7B each are a perspective view and a cross-sectional view of a TAB substrate 31 of FIG. 6. FIG. 8 is a cross-sectional view of a substantial part to show a connection state between the TAB substrate 31 and a printed wiring substrate 33 of FIG. 6

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**